

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 許出願公開番号

特開2001-251181

(P2001-251181A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl. ⁷	識別記号	F I	テームト [*] (参考)
H 0 3 K 23/64		H 0 3 K 23/64	C 5 J 1 0 6
H 0 3 L 7/197		H 0 3 L 7/18	A
7/183			B

審査請求 未請求 請求項の数13 O L (全 15 頁)

(21) 出願番号 特願2000-62435(P2000-62435)

(22) 出願日 平成12年3月7日 (2000.3.7)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 椿 和久

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(72) 発明者 品川 宜昭

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

(74) 代理人 100105050

弁理士 鷺田 公一

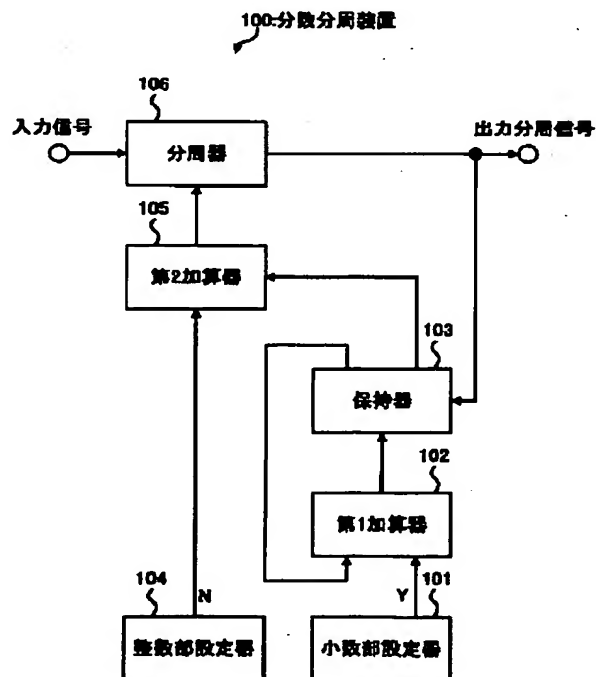
最終頁に続く

(54) 【発明の名称】 分数分周装置及び分数分周方法

(57) 【要約】

【課題】 小数点を伴う分数 (例えば $1/5$ 、 3) を用いた分周数で、任意周波数信号の分周を行う場合に、分周数の変化の規則性に依存するスプリアスを抑圧して分周を行うこと。

【解決手段】 小数部設定器 101 に小数点を伴う数値を用いた分周数における小数点以下の小数値 Y を設定し、第1加算器 102 で、その小数値 Y を累積加算し、保持器 103 で、その累積加算値を保持し、この保持加算値が 1 以上の場合に 1 を出力すると共に保持加算値から 1 を引いて得た小数値を第1加算器 102 へ累積加算値として出力し、整数部設定器 104 に分周数における整数値 N を設定し、第2加算器 105 で、保持器 103 から 1 が出力されない場合に整数値 N を分周数とし、そうでない場合に 1 と整数値 N との加算値 $N+1$ を分周数とし、分周器 106 で、その分周数 N 又は $N+1$ で入力信号を分周し、この分周信号を保持器 103 の動作タイミング信号とする。



1

【特許請求の範囲】

【請求項 1】 小数点を伴う数値を用いた分周数における小数点以下の小数値が設定される小数部設定手段と、前記小数値を累積加算する第 1 加算手段と、この第 1 加算手段の加算値を保持し、この保持加算値が 1 以上となった場合に、1 を出力すると共に、前記 1 以上となった場合の保持加算値から 1 を引いて得られる小数値を前記第 1 加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記保持手段から 1 が出力されない場合は前記整数値を前記分周数とし、前記保持手段から 1 が出力された場合はその 1 と前記整数値とを加算した値を前記分周数とする第 2 加算手段と、この第 2 加算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備することを特徴とする分数分周装置。

【請求項 2】 小数点を伴う数値を用いた分周数における小数点以下の小数値が設定される小数部設定手段と、前記小数値を累積加算する第 1 加算手段と、この第 1 加算手段の加算値を保持し、この保持加算値が 1 以上となった場合に、1 を出力すると共に、前記 1 以上となった場合の保持加算値から 1 を引いて得られる小数値を前記第 1 加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記整数値に 1 を加算する第 2 加算手段と、前記保持手段から 1 が出力されない場合は前記整数値を前記分周数とし、前記保持手段から 1 が出力された場合は前記第 2 加算手段からの加算値を前記分周数とする分周数判定手段と、この分周数判定手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備することを特徴とする分数分周装置。

【請求項 3】 小数点を伴う数値を用いた分周数における小数点以下の小数値を負とした負の小数値が設定される小数部設定手段と、前記負の小数値を累積加算する加算手段と、この加算手段の加算値を保持し、この保持加算値が -1 以下となった場合に 1 を出力すると共に、前記 1 以下となった場合の保持加算値に 1 を足して得られる負の小数値を前記加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記保持手段から 1 が出力されない場合は前記整数値を前記分周数とし、前記保持手段から 1 が出力された場合は前記整数値から 1 を減算した値を前記分周数とする減算手段と、この減算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備することを特徴とする分数分周装置。

【請求項 4】 小数点を伴う数値を用いた分周数における小数点以下の小数値を負とした負の小数値が設定される小数部設定手段と、前記負の小数値を累積加算する加

2

算手段と、この加算手段の加算値を保持し、この保持加算値が -1 以下となった場合に 1 を出力すると共に、前記 1 以下となった場合の保持加算値に 1 を足して得られる負の小数値を前記加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記整数値から 1 を減算する減算手段と、前記保持手段から 1 が出力されない場合は前記整数値を前記分周数とし、前記保持手段から 1 が出力された場合は前記減算手段からの減算値を前記分周数とする減算手段と、この減算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備することを特徴とする分数分周装置。

【請求項 5】 入力信号を分周して基準信号を出力する整数分周手段と、電圧制御発振信号を分周する請求項 1 から請求項 4 いずれかに記載の分数分周装置と、前記基準信号と前記分数分周装置で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前記電圧制御発振信号を出力する電圧制御発振手段と、を具備することを特徴とする周波数同期発振装置。

【請求項 6】 入力信号を分周して基準信号を出力する請求項 1 から請求項 4 いずれかに記載の分数分周装置と、電圧制御発振信号を分周する整数分周手段と、前記基準信号と前記整数分周手段で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前記電圧制御発振信号を出力する電圧制御発振手段と、を具備することを特徴とする周波数同期発振装置。

【請求項 7】 入力信号を分周して基準信号を出力する請求項 1 から請求項 4 いずれかに記載の分数分周装置を用いた第 1 分数分周手段と、電圧制御発振信号を分周する前記分数分周装置を用いた第 2 分数分周手段と、前記基準信号と前記第 2 分数分周手段で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前記電圧制御発振信号を出力する電圧制御発振手段と、を具備することを特徴とする周波数同期発振装置。

【請求項 8】 請求項 5 から請求項 7 いずれかに記載の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成することを特徴とするデータ送受信装置。

【請求項 9】 請求項 5 から請求項 7 いずれかに記載の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成することを特徴とする移動局装置。

【請求項 10】 請求項 5 から請求項 7 いずれかに記載

の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成することを特徴とする基地局装置。

【請求項11】 請求項9記載の移動局装置又は請求項10記載の基地局装置を具備することを特徴とする移動体通信システム。

【請求項12】 小数点を伴う数値を用いた分周数における小数点以下の小数値を設定し、この設定された小数値を累積加算して保持し、この保持加算値が1以上となった場合に、1を出力すると共に、前記1以上となった場合の保持加算値から1を引いて得られる小数値を前記累積加算値とし、前記分周数における整数値を設定し、前記1が出力されない場合は前記整数値を前記分周数とし、前記1が出力された場合はその1と前記整数値とを加算した値を前記分周数とし、これら分周数で任意周波数信号を分周することを特徴とする分数分周方法。

【請求項13】 小数点を伴う数値を用いた分周数における小数点以下の小数値を負とした負の小数値を設定し、この設定された負の小数値を累積加算して保持し、この保持加算値が-1以下となった場合に1を出力すると共に、前記1以下となった場合の保持加算値に1を足して得られる負の小数値を前記累積加算値とし、前記分周数における整数値を設定し、前記1が出力されない場合は前記整数値を前記分周数とし、前記1が出力された場合は前記整数値から1を減算した値を前記分周数とし、これら分周数で任意周波数信号を分周することを特徴とする分数分周方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、任意の周波数信号³⁰の $1/N$ の分周（ N 分周）を行う際に、分母に小数点を伴う分数（例えば $1/5.3$ ）での分周を行うものであり、例えばデジタル移動体通信システムにおける携帯電話機や、携帯電話機能及びコンピュータ機能を備えた情報端末装置等の移動局装置又は、この移動局装置と無線通信を行う基地局装置などのベースバンド信号処理回路の基準周波数信号を生成する回路等に適用される分数分周装置及び分数分周方法に関する。

【0002】

【従来の技術】従来、この種の分数分周装置及び分数分周方法⁴⁰としては、特開平10-190457号公報に記載されているものがある。

【0003】図10は、従来の分数分周装置の構成を示すブロック図である。

【0004】この図10に示す分数分周器1000は、 N 分周回数設定器1001と、 $(N+1)$ 分周回数設定器1002と、カウンタ1003と、判定器1004と、整数部設定器1005と、加算器1006と、分周器1007とを備えて構成されている。

【0005】 N 分周回数設定器1001は、 N 分周を行⁵⁰

う回数が設定されるものである。

【0006】 $(N+1)$ 分周回数設定器1002は、 $(N+1)$ 分周を行う回数が設定されるものである。

【0007】カウンタ1003は、分周器1007の出力周期毎にカウントアップするものである。

【0008】判定器1004は、カウンタ1003の出力値と、 N 分周回数設定器1001及び $(N+1)$ 分周回数設定器1002の値とを比較することによって、分周数の判定を行うものである。

【0009】整数部設定器1005は、分周数の整数部が設定されるものである。

【0010】加算器1006は、整数部設定器1005に設定された分周数 N と判定器1004の出力値とを加算するものである。

【0011】分周器1007は、加算器1006の出力値が設定され、この設定値である分周数 N 又は $(N+1)$ で、図示せぬ発振器から出力される所定周波数の入力信号を分周するものである。

【0012】このような構成において、カウンタ1003の出力値が、 N 分周回数設定器1001の設定値以下の場合には判定器1004の出力値を0とする。

【0013】また、カウンタ1003の出力値が、 N 分周回数設定器1001の設定値を超え、且つ N 分周回数設定器1001の設定値と、 $(N+1)$ 分周回数設定器1002の設定値との合計値以下の場合には、判定器1004の出力値を1とする。

【0014】また、カウンタ1003の出力値が、 N 分周回数設定器1001の設定値と、 $(N+1)$ 分周回数設定器1002の設定値との合計値に等しくなった場合は、カウンタ1003を0にするように判定器1004でカウンタ1003を制御する。

【0015】このことから、加算器1006においては、カウンタ値が設定 N 分周回数以下の場合は、正数設定値に0が加算され、カウンタ値が設定 N 分周回数を越え且つ設定 N 分周回数及び $(N+1)$ 分周回数の合計値以下の場合には、正数設定値に1が加算され、カウンタ値が合計値に等しくなった時点で正数設定値に0が加算されることになる。

【0016】つまり、加算器1006で、判定器1004の出力値を整数部設定器1005の設定値に加えることで、分周器1007における分周数を N と $(N+1)$ との間に設定することができるようになっている。

【0017】

【発明が解決しようとする課題】しかしながら、従来の装置においては、分周器1007から出力される分周信号に、分周数 N と分周数 $(N+1)$ とが規則的に現れるため、その規則性に起因する規定外の成分であるスプリアスが発生するという問題がある。

【0018】本発明はかかる点に鑑みてなされたものであり、小数点を伴う分数（例えば $1/5.3$ ）を用いた

5

分周数で、任意周波数信号の分周を行う場合に、分周数の変化の規則性に依存するスプリアスを抑圧して分周を行うことができる分数分周装置及び分数分周方法を提供することを目的とする。

【0019】

【課題を解決するための手段】本発明の分数分周装置は、小数点を伴う数値を用いた分周数における小数点以下の小数値が設定される小数部設定手段と、前記小数値を累積加算する第1加算手段と、この第1加算手段の加算値を保持し、この保持加算値が1以上となった場合に、1を出力すると共に、前記1以上となった場合の保持加算値から1を引いて得られる小数値を前記第1加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記保持手段から1が出力されない場合は前記整数値を前記分周数とし、前記保持手段から1が出力された場合はその1と前記整数値とを加算した値を前記分周数とする第2加算手段と、この第2加算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、¹⁰を具備する構成を採る。

【0020】この構成によれば、設定された小数値の累積結果に応じて分周数を適宜、整数値又は整数値+1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値より大きく整数値+1より小さい分周数で分周することができる。

【0021】本発明の分数分周装置は、小数点を伴う数値を用いた分周数における小数点以下の小数値が設定される小数部設定手段と、前記小数値を累積加算する第1³⁰加算手段と、この第1加算手段の加算値を保持し、この保持加算値が1以上となった場合に、1を出力すると共に、前記1以上となった場合の保持加算値から1を引いて得られる小数値を前記第1加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記整数値に1を加算する第2加算手段と、前記保持手段から1が出力されない場合は前記整数値を前記分周数とし、前記保持手段から1が出力された場合は前記第2加算手段からの加算値を前記分周数とする分周数判定手段と、この分周数判定⁴⁰手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備する構成を採る。

【0022】この構成によれば、設定された小数値の累積結果に応じて分周数を適宜、整数値又は整数値+1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値より大きく整数値+1より小さい分周数で分周することができる。

【0023】本発明の分数分周装置は、小数点を伴う数⁵⁰

6

値を用いた分周数における小数点以下の小数値を負とした負の小数値が設定される小数部設定手段と、前記負の小数値を累積加算する加算手段と、この加算手段の加算値を保持し、この保持加算値が-1以下となった場合に1を出力すると共に、前記1以下となった場合の保持加算値に1を足して得られる負の小数値を前記加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記保持手段から1が出力されない場合は前記整数値を前記分周数とし、前記保持手段から1が出力された場合は前記整数値から1を減算した値を前記分周数とする減算手段と、この減算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備する構成を採る。

【0024】この構成によれば、設定された負の小数値の累積結果に応じて分周数を適宜、整数値又は整数値-1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値-1より大きく整数値より小さい分周数で分周することができる。

【0025】本発明の分数分周装置は、小数点を伴う数値を用いた分周数における小数点以下の小数値を負とした負の小数値が設定される小数部設定手段と、前記負の小数値を累積加算する加算手段と、この加算手段の加算値を保持し、この保持加算値が-1以下となった場合に1を出力すると共に、前記1以下となった場合の保持加算値に1を足して得られる負の小数値を前記加算手段へ前記累積加算値として出力する保持手段と、前記分周数における整数値が設定される整数部設定手段と、前記整数値から1を減算する減算手段と、前記保持手段から1が出力されない場合は前記整数値を前記分周数とし、前記保持手段から1が出力された場合は前記減算手段からの減算値を前記分周数とする減算手段と、この減算手段で求められた分周数で任意周波数信号を分周し、この分周信号を前記保持手段の動作タイミング信号として出力する分周手段と、を具備する構成を採る。

【0026】この構成によれば、設定された負の小数値の累積結果に応じて分周数を適宜、整数値又は整数値-1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値-1より大きく整数値より小さい分周数で分周することができる。

【0027】本発明の周波数同期発振装置は、入力信号を分周して基準信号を出力する整数分周手段と、電圧制御発振信号を分周する上記いずれかと同構成の分数分周装置と、前記基準信号と前記分数分周装置で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前

7

記電圧制御発振信号を出力する電圧制御発振手段と、を具備する構成を採る。

【0028】この構成によれば、分数分周装置での分周においてはスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号に電圧制御発振信号を同期させる際の応答速度を速くすることができる。

【0029】本発明の周波数同期発振装置は、入力信号を分周して基準信号を出力する上記いずれかと同構成の分数分周装置と、電圧制御発振信号を分周する整数分周手段と、前記基準信号と前記整数分周手段で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前記電圧制御発振信号を出力する電圧制御発振手段と、を具備する構成を採る。

【0030】この構成によれば、分数分周装置での分周においてはスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号に電圧制御発振信号を同期させる際の応答速度²⁰を速くすることができる。

【0031】本発明の周波数同期発振装置は、入力信号を分周して基準信号を出力する上記いずれかと同構成の分数分周装置を用いた第1分数分周手段と、電圧制御発振信号を分周する前記分数分周装置を用いた第2分数分周手段と、前記基準信号と前記第2分数分周手段で分周された信号との位相の誤差信号を出力する位相比較手段と、前記誤差信号の高周波成分を除去するフィルタ手段と、このフィルタ手段の出力電圧に応じて変化する周波数の前記電圧制御発振信号を出力する電圧制御発振手段³⁰と、を具備する構成を採る。

【0032】この構成によれば、分数分周装置での分周においてはスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号に電圧制御発振信号を同期させる際の応答速度を速くすることができる。

【0033】本発明のデータ送受信装置は、上記いずれかと同構成の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成する構成を採る。⁴⁰

【0034】この構成によれば、基準発振周波数信号の発振周波数信号に素早く同期させてタイミング信号を生成することができる。

【0035】本発明の移動局装置は、上記いずれかと同構成の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成する構成を採る。

【0036】この構成によれば、基準発振周波数信号の発振周波数信号に素早く同期させてタイミング信号を生成することができる。⁵⁰

8

【0037】本発明の基地局装置は、上記いずれかと同構成の周波数同期発振装置を具備し、前記周波数同期発振装置により基準発振周波数信号を分周してタイミング信号を生成する構成を採る。

【0038】この構成によれば、基準発振周波数信号の発振周波数信号に素早く同期させてタイミング信号を生成することができる。

【0039】本発明の移動体通信システムは、上記構成の移動局装置又は基地局装置を具備する構成を採る。

【0040】この構成によれば、移動体通信システムにおいて、上記構成の移動局装置又は基地局装置と同様の作用効果を得ることができる。

【0041】本発明の分数分周方法は、小数点を伴う数値を用いた分周数における小数点以下の小数値を設定し、この設定された小数値を累積加算して保持し、この保持加算値が1以上となった場合に、1を出力すると共に、前記1以上となった場合の保持加算値から1を引いて得られる小数値を前記累積加算値とし、前記分周数における整数値を設定し、前記1が出力されない場合は前記整数値を前記分周数とし、前記1が出力された場合はその1と前記整数値とを加算した値を前記分周数とし、これら分周数で任意周波数信号を分周するようにした。

【0042】この方法によれば、設定された小数値の累積結果に応じて分周数を適宜、整数値又は整数値+1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値より大きく整数値+1より小さい分周数で分周することができる。

【0043】本発明の分数分周方法は、小数点を伴う数値を用いた分周数における小数点以下の小数値を負とした負の小数値を設定し、この設定された負の小数値を累積加算して保持し、この保持加算値が-1以下となった場合に1を出力すると共に、前記1以下となった場合の保持加算値に1を足して得られる負の小数値を前記累積加算値とし、前記分周数における整数値を設定し、前記1が出力されない場合は前記整数値を前記分周数とし、前記1が出力された場合は前記整数値から1を減算した値を前記分周数とし、これら分周数で任意周波数信号を分周するようにした。

【0044】この方法によれば、設定された負の小数値の累積結果に応じて分周数を適宜、整数値又は整数値-1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧して整数値-1より大きく整数値より小さい分周数で分周することができる。

【0045】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0046】（実施の形態1）図1は、本発明の実施の形態1に係る分数分周装置の構成を示すブロック図であ

る。

【0047】この図1に示す分数分周器100は、分母に小数点を伴う分数（例えば1/5.3）を用いた分周数で、任意周波数信号の分周を行うものであり、小数部設定器101と、第1加算器102と、保持器103と、整数部設定器104と、第2加算器105と、分周器106とを備えて構成されている。

【0048】小数部設定器101は、分周数における小数点以下の数値（小数値Y）が設定されるものである。

【0049】第1加算器102は、小数部設定器101¹⁰に設定された小数値Yを、保持器103から出力される小数値と共に随時累積加算するものである。

【0050】保持器103は、分周器106から出力される分周信号が1周期供給される毎に第1加算器102の加算値を保持し、この保持された加算値が、所定の設定値1以上となった場合に、そのオーバーフロー値として1を第2加算器105へ出力すると共に、オーバーフロー時の加算値から1を引いて得られる小数値を、第1加算器102へ出力するものである。

【0051】整数部設定器104は、分周数の整数値N²⁰が設定されるものである。

【0052】第2加算器105は、保持器103に保持された加算値がオーバーフローした際に送出されてくるオーバーフロー値の1と、整数部設定器104に設定された整数値Nとを加算し、この加算値のN+1を分周器106へ出力し、そうでない場合は、整数部設定器104に設定された整数値Nを分周器106へ出力するものである。

【0053】分周器106は、図示せぬ発振器から出力される所定周波数の入力信号を、第2加算器105から³⁰出力される分周数N又はN+1で分周し、この分周信号を出力信号とすると共に保持器103へ出力するものである。

【0054】このような構成の分数分周装置100の動作を説明する。

【0055】まず、小数部設定器101に、kビットで分周数の次式（1）で示す小数値Yを設定する。

【0056】

【数1】

$$Y = \sum_{i=1}^k b_i \times 2^{-i} \quad b_i = 0 \text{ or } 1$$

…（1）

その設定された小数値Yは、第1加算器102において、保持器103から出力される小数値と共に累積加算され、この加算値が保持器103へ出力される。

【0057】保持器103では、分周器106から分周信号が1周期間隔で供給される毎に、加算値を保持し、この保持された加算値が所定の設定値1以上となった場合に、オーバーフロー値の1が第2加算器105へ出力⁵⁰

される。この時、加算値から1を引いて得られる小数値が、第1加算器102へ出力される。

【0058】第2加算器105では、保持器103に保持される小数値Yが、オーバーフロー状態とならない場合は、整数部設定器104に設定された整数値Nが分周数とされ、オーバーフロー状態の場合は、整数値Nにオーバーフロー値の1を加算したN+1が分周数とされ、分周数N又はN+1が分周器106へ出力される。

【0059】これによって、分周器106においては、所定周波数の入力信号が、分周数N又はN+1で分周され、この分周信号が出力信号とされると共に保持器103へ出力される。

【0060】このように、実施の形態1の分数分周装置100によれば、小数部設定器101に、小数点を伴う数値を用いた分周数における小数点以下の小数値Yを設定し、第1加算器102で、その小数値Yを累積加算し、保持器103で、その累積加算値を保持し、この保持加算値が1以上となった場合に1を出力すると共に、1以上となった場合の保持加算値から1を引いて得られる小数値を第1加算器102へ累積加算値として出力する。

【0061】整数部設定器104に、分周数における整数値Nを設定し、第2加算器105で、保持器103から1が出力されない場合に整数値Nを分周数とし、1が出力された場合にその1と整数値Nとを加算した値N+1を分周数とし、分周器106で、その分周数N又はN+1で任意周波数の入力信号を分周し、この分周信号を保持器103の動作タイミング信号として出力するようにした。

【0062】これによって、小数部設定器101に設定される小数値Yの累積結果に応じて分周数を適宜N又はN+1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧してNより大きくN+1より小さい分周数で分周することができる。

【0063】（実施の形態2）図2は、本発明の実施の形態2に係る分数分周装置の構成を示すブロック図である。但し、この図2に示す実施の形態2において図1の実施の形態1の各部に対応する部分には同一符号を付し、その説明を省略する。

【0064】この図2に示す実施の形態2の分数分周器200は、実施の形態1の構成要素である小数部設定器101と、第1加算器102と、保持器103と、整数部設定器104と、分周器106とを用い、この他に、第3加算器201と、分周数判定器202とを備えて構成されている。

【0065】第3加算器201は、整数部設定器104に設定された整数値Nに1を加算して出力するものである。

【0066】分周数判定器202は、保持器103から

11

オーバーフロー値の1が送出されてきた場合に、第3加算器201の加算値N+1を分周数として分周器106へ出力し、そうでない場合に、整数値Nを分周数として分周器106へ出力するものである。

【0067】このような構成の分数分周装置200の動作を説明する。

【0068】まず、小数部設定器101に、kビットで分周数の上記式(1)で示す小数値Yを設定する。

【0069】その設定された小数値Yは、第1加算器102において、保持器103から出力される小数値と共に累積加算され、この加算値が保持器103へ出力される。

【0070】保持器103では、分周器106から分周信号が1周期間隔で供給される毎に、加算値を保持し、この保持された加算値が所定の設定値1以上となった場合に、オーバーフロー値の1が分周数判定器202へ出力される。この時、加算値から1を引いて得られる小数値が、第1加算器102へ出力される。

【0071】分周数判定器202では、保持器103に保持される小数値Yが、オーバーフロー状態とならない場合は、整数部設定器104に設定された整数値Nが分周数とされ、オーバーフロー状態の場合は、第3加算器201で整数値Nに1を加算したN+1が分周数とされ、分周数N又はN+1が分周器106へ出力される。

【0072】これによって、分周器106においては、所定周波数の入力信号が、分周数N又はN+1で分周され、この分周信号が出力信号とされると共に保持器103へ出力される。

【0073】このように、実施の形態2の分数分周装置200によれば、分周数判定器202において、小数値Yの累積加算値が、1以上となった場合に整数値Nを分周数とし、1未満である場合に第3加算器201で1と整数値Nとを加算した値N+1を分周数とし、分周器106で、その分周数N又はN+1で任意周波数の入力信号を分周するようにした。

【0074】これによって、小数部設定器101に設定される小数値Yの累積結果に応じて分周数を適宜N又はN+1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧してNより大きくN+1より小さい分周数で分周することができる。

【0075】(実施の形態3) 図3は、本発明の実施の

$$Y = -\sum_{i=1}^k (-b_i + 1) \times 2^{-i} - 2^{-k} \quad b_i = 0 \text{ or } 1$$

…(2)

その設定された負の小数値Y1は、加算器302において、保持器303から出力される負の小数値と共に累積加算され、この加算値が保持器303へ出力される。

【0086】保持器303では、分周器306から分周

12

*形態3に係る分数分周装置の構成を示すブロック図である。

【0076】この図3に示す分数分周器300は、分母に小数点を伴う分数(例えば1/5.3)を用いた分周数で、任意周波数信号の分周を行うものであり、小数部設定器301と、加算器302と、保持器303と、整数部設定器304と、減算器305と、分周器306とを備えて構成されている。

【0077】小数部設定器301は、分周数における小数点以下の数値を負とした値(負の小数値Y1)が設定されるものである。

【0078】加算器302は、小数部設定器301に設定された負の小数値Y1を、保持器303から出力される負の小数値と共に随時累積加算するものである。

【0079】保持器303は、分周器306から出力される分周信号が1周期供給される毎に加算器302の加算値を保持し、この保持された加算値が、所定の設定値-1以下となった場合に、そのアンダーフロー値として1を減算器305へ出力すると共に、アンダーフロー時の加算値に1を足して得られる負の小数値を、加算器302へ出力するものである。

【0080】整数部設定器304は、分周数の整数値Nが設定されるものである。

【0081】減算器305は、保持器303に保持された加算値がアンダーフローした際に送出されてくるアンダーフロー値の1と、整数部設定器104に設定された整数値Nとを減算し、この減算値のN-1を分周器306へ出力し、そうでない場合は、整数部設定器304に設定された整数値Nを分周器306へ出力するものである。

【0082】分周器306は、図示せぬ発振器から出力される所定周波数の入力信号を、減算器305から出力される分周数N又はN-1で分周し、この分周信号を出力信号とすると共に保持器303へ出力するものである。

【0083】このような構成の分数分周装置300の動作を説明する。

【0084】まず、小数部設定器301に、kビットで分周数の次式(2)で示す負の小数値Y1を設定する。

【0085】

【数2】

信号が1周期間隔で供給される毎に、加算値を保持し、この保持された加算値が所定の設定値-1以下となった場合に、アンダーフロー値の1が減算器305へ出力される。この時、加算値に1を足して得られる負の小数値が、加算器302へ出力される。

13

【0087】減算器305では、保持器303に保持される負の小数值Y1が、アンダーフロー状態とならない場合は、整数部設定器304に設定された整数値Nが分周数とされ、アンダーフロー状態の場合は、整数値Nからアンダーフロー値の1を減算したN-1が分周数とされ、分周数N又はN-1が分周器306へ出力される。

【0088】これによって、分周器306においては、所定周波数の入力信号が、分周数N又はN-1で分周され、この分周信号が出力信号とされると共に保持器303へ出力される。

【0089】このように、実施の形態3の分数分周装置300によれば、小数部設定器301に、小数点を伴う数値を用いた分周数における小数点以下の小数值を負とした負の小数值Y1を設定し、加算器302で、その負の小数值Y1を累積加算し、保持器303で、その累積加算値を保持し、この保持加算値が-1以下となった場合に1を出力すると共に、-1以下となった場合の保持加算値に1を足して得られる負の小数值を加算器302へ累積加算値として出力する。

【0090】整数部設定器304に、分周数における整数値Nを設定し、減算器305で、保持器303から1が出力されない場合に整数値Nを分周数とし、1が出力された場合に整数値Nから1を減算した値N-1を分周数とし、分周器306で、その分周数N又はN-1で任意周波数の入力信号を分周し、この分周信号を保持器303の動作タイミング信号として出力するようにした。

【0091】これによって、小数部設定器301に設定される負の小数值Y1の累積結果に応じて分周数を適宜N又はN-1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧してN-1より大きくNより小さい分周数で分周することができる。

【0092】(実施の形態4)図4は、本発明の実施の形態4に係る分数分周装置の構成を示すブロック図である。但し、この図4に示す実施の形態4において図3の実施の形態3の各部に対応する部分には同一符号を付し、その説明を省略する。

【0093】この図4に示す実施の形態4の分数分周器400は、実施の形態3の構成要素である小数部設定器301と、加算器302と、保持器303と、整数部設定器304と、分周器306とを用い、この他に、減算器401と、分周数判定器402とを備えて構成されている。

【0094】減算器401は、整数部設定器404に設定された整数値Nから1を減算して出力するものである。

【0095】分周数判定器402は、保持器303からアンダーフロー値の1が送出されてきた場合に、減算器401の減算N-1を分周数として分周器306へ出力し、そうでない場合に、整数値Nを分周数として分周器

14

306へ出力するものである。

【0096】このような構成の分数分周装置400の動作を説明する。

【0097】まず、小数部設定器301に、kビットで分周数の上記式(2)で示す負の小数值Y1を設定する。

【0098】その設定された負の小数值Y1は、加算器302において、保持器303から出力される負の小数值と共に累積加算され、この加算値が保持器303へ出力される。

【0099】保持器303では、分周器306から分周信号が1周期間隔で供給される毎に、加算値を保持し、この保持された加算値が所定の設定値-1以下となった場合に、アンダーフロー値の1が分周数判定器402へ出力される。この時、加算値に1を足して得られる負の小数值が、加算器302へ出力される。

【0100】分周数判定器402では、保持器303に保持される負の小数值Y1が、アンダーフロー状態とならない場合は、整数部設定器304に設定された整数値Nが分周数とされ、アンダーフロー状態の場合は、減算器401において整数値Nからアンダーフロー値の1を減算したN-1が分周数とされ、分周数N又はN-1が分周器306へ出力される。

【0101】これによって、分周器306においては、所定周波数の入力信号が、分周数N又はN-1で分周され、この分周信号が出力信号とされると共に保持器303へ出力される。

【0102】このように、実施の形態4の分数分周装置400によれば、分周数判定器402において、負の小数值Y1の累積加算値が、1以下となった場合に整数値Nを分周数とし、1未満である場合に減算器401で整数値Nから1を減算した値N-1を分周数とし、分周器306で、その分周数N又はN-1で任意周波数の入力信号を分周するようにした。

【0103】これによって、小数部設定器301に設定される負の小数值Y1の累積結果に応じて分周数を適宜N又はN-1とすることで、ランダム性を持たせて分周数を変化させることができるので、分周数の変化の規則性に依存するスプリアスを抑圧してN-1より大きくNより小さい分周数で分周することができる。

【0104】(実施の形態5)図5は、本発明の実施の形態5に係る分数分周装置を用いた周波数同期発振装置(PLL装置)の構成を示すブロック図である。

【0105】この図5に示すPLL装置500は、整数分周器501と、分数分周器502と、位相比較器503と、LPF(Low Pass Filter)504と、電圧制御発振器505とを備えて構成されている。

【0106】整数分周器501は、図示せぬ発振器から出力される任意周波数の入力信号を整数分周した信号を出力するものである。

【0107】位相比較器503は、基準信号となる整数分周器501の出力信号と、分数分周器502の出力信号との位相差を比較し、この結果を誤差信号として出力するものである。

【0108】LPF504は、位相比較器503の出力信号の高周波成分を除去するものである。

【0109】電圧制御発振器505は、LPF504の出力信号の電圧に応じた周波数の信号を出力するものである。

【0110】分数分周器502は、上記実施の形態1～4で説明した分数分周装置100～400の何れかを用いたものであり、電圧制御発振器505の出力信号を分数分周するものである。

【0111】このような構成のPLL装置500の動作を説明する。

【0112】まず、入力信号が整数分周器501で整数分周され、この分周信号が基準信号として出力される。

【0113】一方、PLL装置500の出力信号となる電圧制御発振器505の出力信号が、分数分周器502で基準信号と同一周波数となるように分周される。

【0114】位相比較器503では、整数分周器501と分数分周器502との出力信号の位相差が比較され、双方の誤差が信号としてLPF504へ出力される。

【0115】LPF504では、その誤差信号の高周波成分が除去され、これによって得られた信号の電圧に応じて電圧制御発振器505の発振周波数が変化させられ、この周波数の信号が分数分周器502へ出力される。

【0116】即ち、整数分周器501と分数分周器502との出力信号の位相差が無くなるようにPLL制御が行われ、これによって、基準信号の周波数に一致した信号が出力される。

【0117】このように、実施の形態5のPLL装置500によれば、整数分周器501で、入力信号を分周して得た基準信号を出力し、実施の形態1～4の何れかと同様な分数分周器502で、PLL装置500の出力信号を分周し、位相比較器503で、基準信号と分数分周器502で分周された信号との位相の誤差信号求めて出力し、LPF504で、その誤差信号の高周波成分を除去し、電圧制御発振器505で、LPF504の出力電圧に応じて変化する周波数の信号を、PLL装置500の出力信号として出力するようにした。

【0118】これによって、分数分周器502での分周においては、実施の形態1～4の何れかで説明したようにスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号にPLL装置500の出力信号を同期させる際の応答速度を速くすることができる。

【0119】(実施の形態6) 図6は、本発明の実施の形態6に係る分数分周装置を用いた周波数同期発振装置

の構成を示すブロック図である。但し、この図6に示す実施の形態6において図5の実施の形態5の各部に対応する部分には同一符号を付し、その説明を省略する。

【0120】この図6に示す実施の形態6のPLL装置600は、実施の形態5の構成要素である位相比較器503と、LPF504と、電圧制御発振器505とを用い、この他に、分数分周器601と、整数分周器602とを備えて構成されている。

【0121】分数分周器601は、上記実施の形態1～4で説明した分数分周装置100～400の何れかを用いたものであり、入力信号を分数分周し、これを基準信号として出力するものである。

【0122】整数分周器602は、電圧制御発振器505の出力信号を整数分周するものである。

【0123】このような構成のPLL装置600の動作を説明する。

【0124】まず、入力信号が分数分周器601で分数分周され、この分周信号が基準信号として出力される。

【0125】一方、PLL装置600の出力信号となる電圧制御発振器505の出力信号が、整数分周器602で基準信号と同一周波数となるように整数分周される。

【0126】位相比較器503では、分数分周器601と整数分周器602との出力信号の位相差が比較され、双方の誤差が信号としてLPF504へ出力される。

【0127】LPF504では、その誤差信号の高周波成分が除去され、これによって得られた信号の電圧に応じて電圧制御発振器505の発振周波数が変化させられ、この周波数の信号が整数分周器602へ出力される。

【0128】即ち、分数分周器601と整数分周器602との出力信号の位相差が無くなるようにPLL制御が行われ、これによって、基準信号の周波数に一致した信号が出力される。

【0129】このように、実施の形態6のPLL装置600によれば、実施の形態1～4の何れかと同様な分数分周器601で、入力信号を分周して得た基準信号を出力し、整数分周器602で、PLL装置600の出力信号を分周し、位相比較器503で、基準信号と整数分周器602で分周された信号との位相の誤差信号求めて出力し、LPF504で、その誤差信号の高周波成分を除去し、電圧制御発振器505で、LPF504の出力電圧に応じて変化する周波数の信号を、PLL装置600の出力信号として出力するようにした。

【0130】これによって、分数分周器601での分周においては、実施の形態1～4の何れかで説明したようにスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号にPLL装置500の出力信号を同期させる際の応答速度を速くすることができる。

【0131】(実施の形態7) 図7は、本発明の実施の

17

形態7に係る分数分周装置を用いた周波数同期発振装置の構成を示すブロック図である。但し、この図7に示す実施の形態7において図5の実施の形態5の各部に対応する部分には同一符号を付し、その説明を省略する。

【0132】この図7に示す実施の形態7のPLL装置700は、実施の形態5の構成要素である位相比較器503と、LPF504と、電圧制御発振器505とを用い、この他に、第1分数分周器701と、第2分数分周器702とを備えて構成されている。

【0133】第1分数分周器701は、上記実施の形態1〜4で説明した分数分周装置100〜400の何れかをを用いたものであり、入力信号を分数分周し、これを基準信号として出力するものである。

【0134】第2分数分周器702は、上記実施の形態1〜4で説明した分数分周装置100〜400の何れかをを用いたものであり、電圧制御発振器505の出力信号を分数分周するものである。

【0135】このような構成のPLL装置700の動作を説明する。

【0136】まず、入力信号が第1分数分周器701で20 分数分周され、この分周信号が基準信号として出力される。

【0137】一方、PLL装置700の出力信号となる電圧制御発振器505の出力信号が、第2分数分周器702で基準信号と同一周波数となるように分数分周される。

【0138】位相比較器503では、第1分数分周器701と第2分数分周器702との出力信号の位相差が比較され、双方の誤差が信号としてLPF504へ出力される。

【0139】LPF504では、その誤差信号の高周波成分が除去され、これによって得られた信号の電圧に応じて電圧制御発振器505の発振周波数が変化させられ、この周波数の信号が第2分数分周器702へ出力される。

【0140】即ち、第1分数分周器701と第2分数分周器702との出力信号の位相差が無くなるようにPLL制御が行われ、これによって、基準信号の周波数に一致した信号が出力される。

【0141】このように、実施の形態7のPLL装置700によれば、実施の形態1〜4の何れかと同様な第1分数分周器701で、入力信号を分周して得た基準信号を出力し、実施の形態1〜4の何れかと同様な第2分数分周器702で、PLL装置700の出力信号を分周し、位相比較器503で、基準信号と整数分周器602で分周された信号との位相の誤差信号求めて出力し、LPF504で、その誤差信号の高周波成分を除去し、電圧制御発振器505で、LPF504の出力電圧に応じて変化する周波数の信号を、PLL装置700の出力信号として出力するようにした。

18

【0142】これによって、第1分数分周器701及び第2分数分周器702での分周において、実施の形態1〜4の何れかで説明したようにスプリアスを抑制することができるので、基準信号の周波数を任意に高く設定することができ、この基準信号にPLL装置500の出力信号を同期させる際の応答速度を速くすることができる。

【0143】（実施の形態8）図8は、本発明の実施の形態8に係る分数分周装置を有する周波数同期発振装置を用いたデータ送受信装置の構成を示すブロック図である。

【0144】この図8に示すデータ送受信装置800は、アンテナ801と、送受信器802と、変復調器803と、誤り訂正符復号器804と、水晶発振器805と、実施の形態5〜7で説明したPLL装置500〜700の何れかをを用いた周波数同期発振器806と、タイミング発生器807と、制御器808とを備えて構成されている。

【0145】このような構成において、まず、水晶発振器805は、データ送受信装置800の基準となる信号を発生する。この信号を基に周波数同期発振器806にてデータ送受信装置800に必要な周波数を発生する。

【0146】タイミング発生器807では、周波数同期発振器806の出力信号からデータ送受信装置800に必要なタイミング信号を発生する。タイミング発生器807で発生したタイミング信号は、送受信器802、変復調器803、誤り訂正符復号器804、周波数同期発振器806及び制御器808へ出力する。

【0147】一方、アンテナ801で送受信する信号は、送受信器802で高周波信号の増幅や周波数変換を行う。ここで、周波数変換を行う基準信号として水晶発振器805の出力信号を用いる。

【0148】送受信器802で周波数変換する低周波信号側は変復調器803につながり、変復調器803はタイミング発生器807からのタイミング信号と制御器808からの制御に基づいてアナログ信号とデジタルデータとの変換を行う。

【0149】デジタルデータについては、誤り訂正符復号器804にて伝送路での誤り対策を行い、制御データは制御器808と送受信し、伝送データは送受信データ入出力端809を介して送受信する。

【0150】このように、実施の形態8のデータ送受信装置800によれば、水晶発振器805からの発振周波数信号を分周して装置内のタイミング信号を生成する際に、実施の形態5〜7のPLL装置500〜700の何れかをを用いた周波数同期発振器806を適用したので、基準信号の発振周波数信号に素早く同期させてタイミング信号を生成することができる。

【0151】また、このデータ送受信装置800は、図9に示すように、移動体通信システムに移動局装置とし

19

て用い基地局装置901とデータ送受信を行うことができる。

【0152】また、基地局装置901に周波数同期発振器806を用いても、基準信号の発振周波数信号に素早く同期させて、基地局装置901のタイミング信号を生成することができる。

【0153】

【発明の効果】以上説明したように、本発明によれば、小数点を伴う分数（例えば1/5.3）を用いた分周数で、任意周波数信号の分周を行う場合に、分周数の変化¹⁰の規則性に依存するスプリアスを抑圧して分周を行うことができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る分数分周装置の構成を示すブロック図

【図2】本発明の実施の形態2に係る分数分周装置の構成を示すブロック図

【図3】本発明の実施の形態3に係る分数分周装置の構成を示すブロック図

【図4】本発明の実施の形態4に係る分数分周装置の構成²⁰を示すブロック図

【図5】本発明の実施の形態5に係る分数分周装置を用いた周波数同期発振装置の構成を示すブロック図

【図6】本発明の実施の形態6に係る分数分周装置を用いた周波数同期発振装置の構成を示すブロック図

【図7】本発明の実施の形態7に係る分数分周装置を用いた周波数同期発振装置の構成を示すブロック図

【図8】本発明の実施の形態8に係る分数分周装置を有する周波数同期発振装置を用いたデータ送受信装置の構成³⁰を示すブロック図

【図9】上記実施の形態8に係るデータ送受信装置を用

20

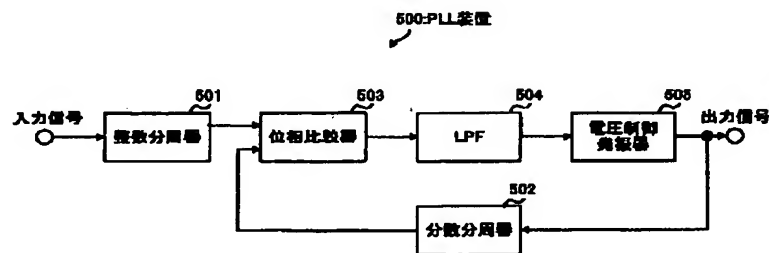
*いた移動体通信システムの構成を示すブロック図

【図10】従来の分数分周装置の構成を示すブロック図

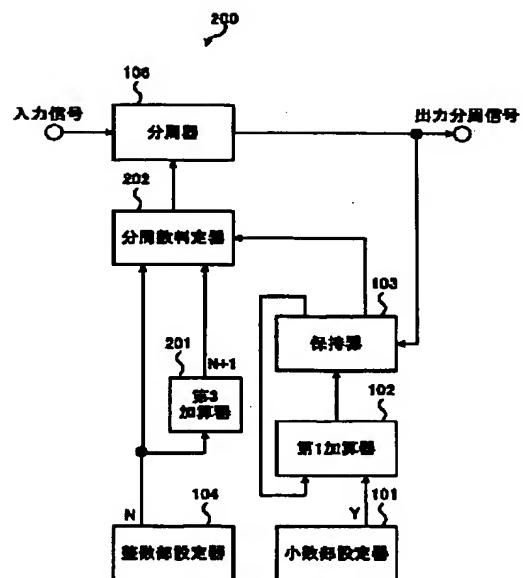
【符号の説明】

100, 200, 300, 400 分数分周装置
101, 301 小数部設定器
102, 302 第1加算器
103, 303 保持器
104, 304 整数部設定器
105 第2加算器
106, 306 分周器
201 第3加算器
202, 402 分周数判定器
305, 401 減算器
500, 600, 700 PLL装置（周波数同期発振装置）
501, 602 整数分周器
502, 601, 701, 702 分数分周器
503 位相比較器
504 LPF
505 電圧制御発振器
800 データ送受信装置
801 アンテナ
802 送受信器
803 変復調器
804 誤り訂正符号器
805 水晶発振器
806 周波数同期発振器
807 タイミング発生器
808 制御器
901 基地局装置

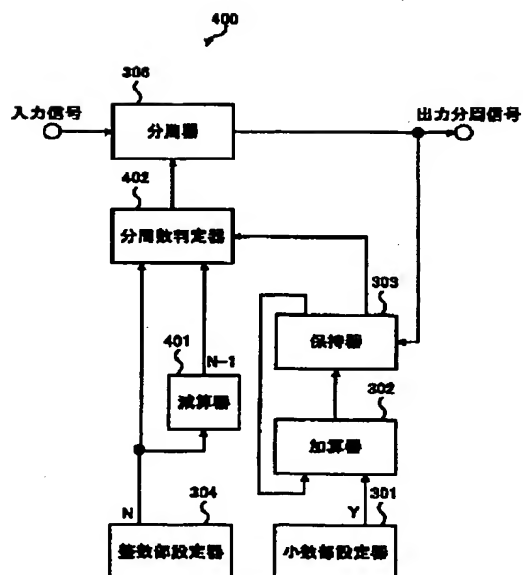
【図5】



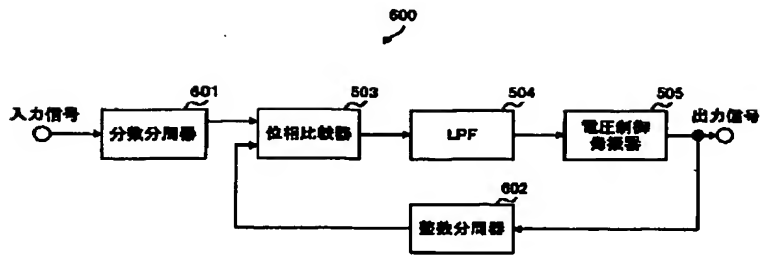
【图 2】



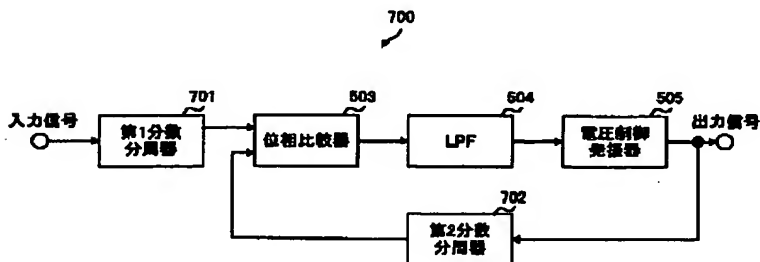
【図 4】



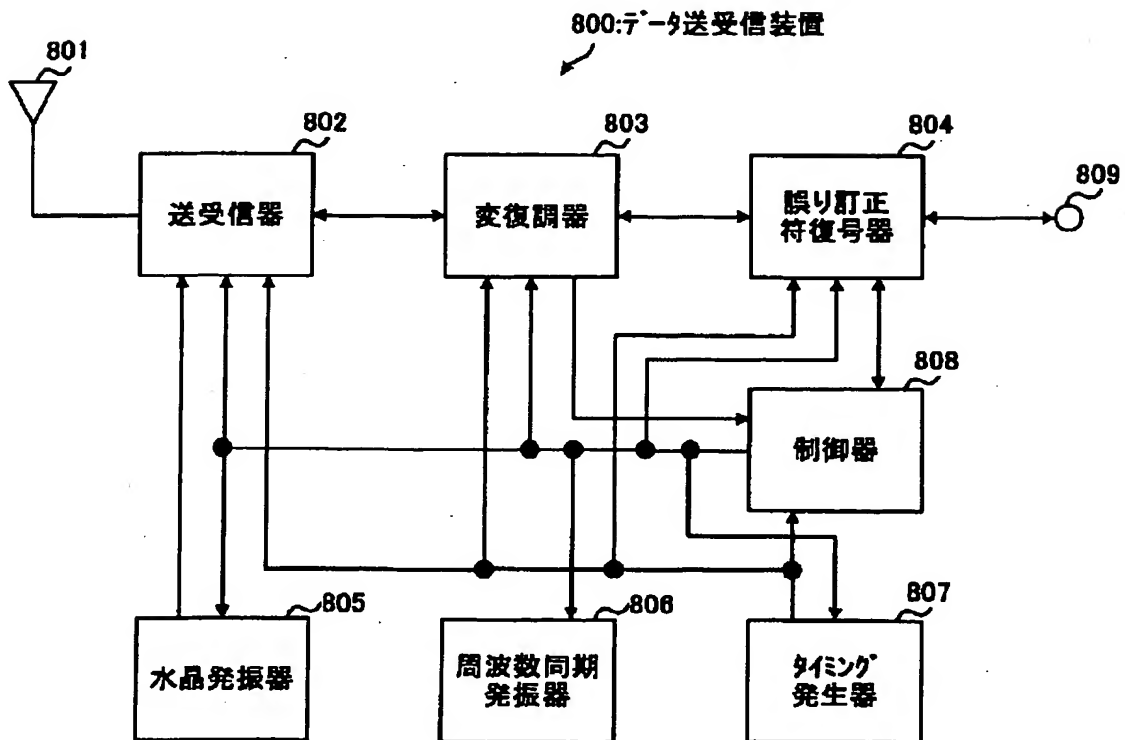
【図6】



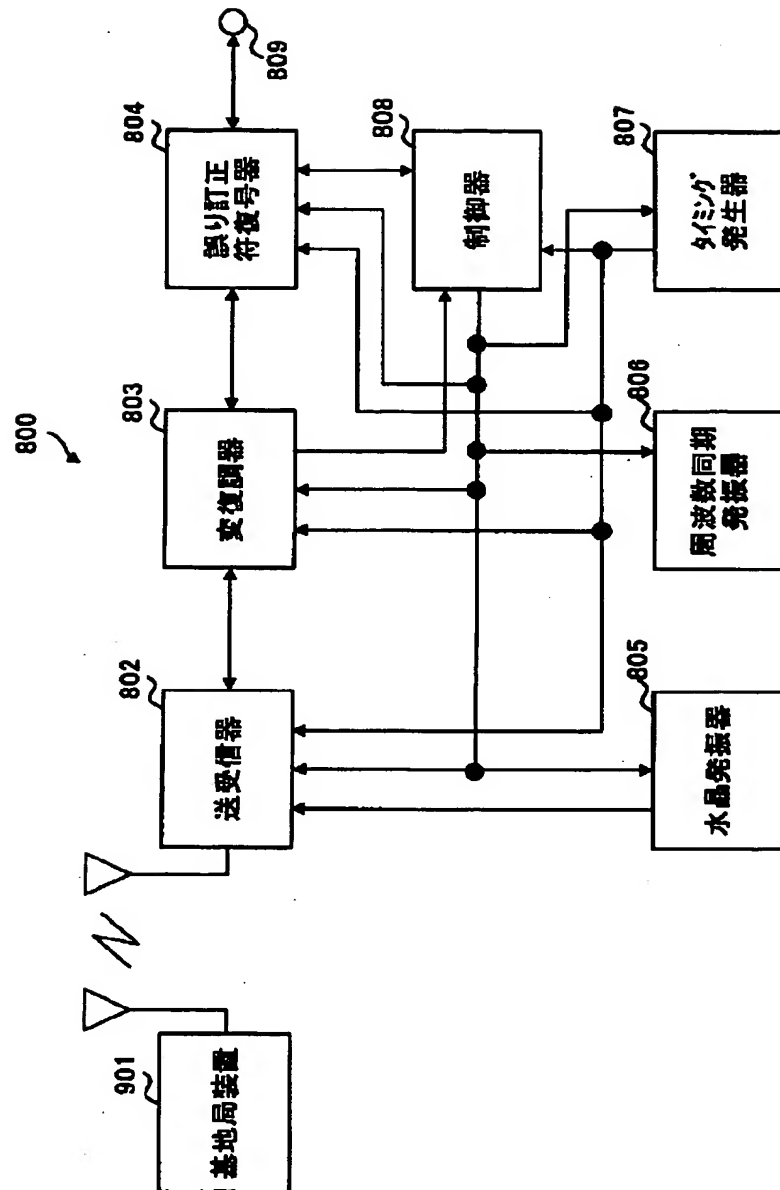
【図7】



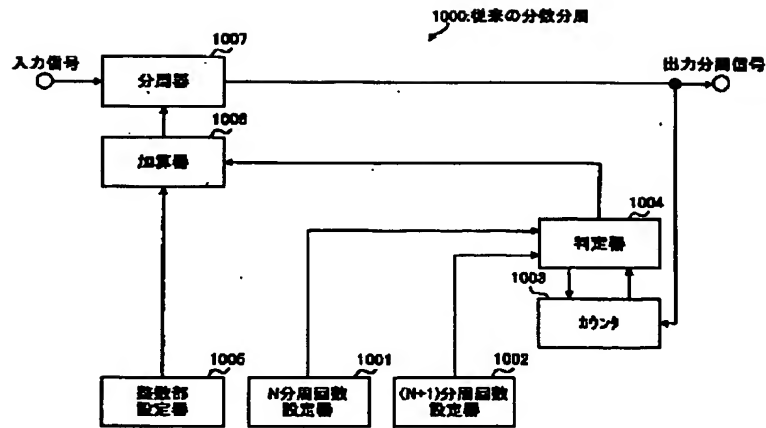
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 5J106 AA04 BB02 BB10 CC01 CC21
 CC38 CC52 DD13 DD17 DD42
 KK26 LL06 PP03 QQ02 QQ08
 RR06 RR07 RR12 RR18 SS04